

アプリケーション・アルゴリズム Applications & Algorithms

中島 研吾

東京大学情報基盤センター

「ポストムーアに向けた計算機科学・計算科学の新展開」シンポジウム
2015年12月22日 東京大学武田先端知ホール

ポストムーアへ向けた仮定と期待

Assumptions & Expectations towards Post-Moore Era

- **Higher Bandwidth**, Larger & Heterogeneous Latency
 - Memory: 3D Stacked Memory
 - Network: Optical Communication
 - Both of Memory & Network will be more hierarchical
- Larger Size of Memory & Cache
- Transaction/Transactional Memory

- Application-Customized Hardware, FPGA
- Large Number of Nodes/Number of Cores per Node
 - under certain constraints (e.g. power, space ...)

ポストムーア時代の アルゴリズムとアプリケーション(1/2)

Applications & Algorithms in Post-Moore Era

- 計算量重視 (Compute Intensity) ⇒ データ移動重視 (Data Movement Intensity)
 - Non-Blocking Method, Out-of-Core Algorithm
- 陰解法の逆襲 (Implicit scheme strikes back !)
 - 廃れていたとは思わぬが (I believe it was never defeated)
 - 疎行列計算効率の向上 (Improvement of performance on sparse matrix computations)
 - 疎行列アルゴリズム研究全般 (前処理手法含む) に変革をもたらすと期待される (Big change and advancement are expected in all research areas related to algorithms for sparse matrices including preconditioning)
 - Everything might be easier... but don't relax too much !

GeoFEM Benchmark: ICCG for FEM

Performance of a Node: Flat MPI

| | SR11K/J2 Power5+ | T2K AMD | FX10 | 京 | ES(初代) |
|------------------------------|---------------------|------------|-------|-------|--------|
| Core #/Node | 16 | 16 | 16 | 8 | 8 |
| Peak Performance (GFLOPS) | 147.2 | 147.2 | 236.5 | 128.0 | 64.0 |
| STREAM Triad (GB/s) | 101.0 | 20.0 | 64.7 | 43.3 | 256.0 |
| B/F | 0.686 | 0.136 | 0.274 | 0.338 | 4.00 |
| GeoFEM (GFLOPS) | 19.0 | 4.69 | 16.0 | 11.0 | 25.6 |
| % to Peak | 12.9 | 3.18 | 6.77 | 8.59 | 40.0 |
| LLC/core (MB) | 18.0 | 2.00 | 0.75 | 0.75 | - |

疎行列ソルバー: Memory-Bound

ノード当りピーク性能は同じなのにこの差！

ポストムーア時代の アルゴリズムとアプリケーション (2/2)

Applications & Algorithms in Post-Moore Era

- レイテンシ隠蔽のための階層的手法 (Hierarchical Methods for Hiding Latency)
 - Parallel in Space/Time (PiST)
- Communication/Synchronization Avoiding/Reducing Algorithms
 - Network latency is already a big bottleneck for parallel sparse linear solvers (SpMV)
- Utilization of Manycores
- Power-aware Methods
 - Approximate Computing, Power Management, FPGA

研究分野: Research Areas

- Algorithms & Sparse Linear Solvers
 - Takeshi Iwashita (Hokkaido University)
 - 岩下武史(北大):ポストムーア時代に向けた数値計算アルゴリズムの革新的変化
- Automatic Tuning (AT) & Dense Linear Solvers/FFT
 - Takahiro Katagiri (University of Tokyo)
 - 片桐孝洋(東大):密行列/FFTアルゴリズムと精度保証および自動チューニング技術の新展開
 - Performance Modeling + Automatic Tuning
- Applications & Framework for Appl. Development
 - Kengo Nakajima (University of Tokyo)
 - 中島研吾(東大):ポストムーアに向けたデータ移動中心型アプリケーション開発環境の創成

体制等：Implementation etc.

- メンバーが所属する既存プロジェクト (Existing projects to which members belong)
 - Post-Peta CREST (ポストペタCREST)
 - ppOpen-HPC (中島, 岩下, 片桐), EigenEXA, Xevolver
 - HPCI戦略分野 (SPIRE), ポスト京重点課題
 - NICAM, COCO, GAMERA, ALPS
 - Material Science, Earth Science
- Platform for Evaluation
 - Post T2K, TSUBAME 3.0 (2016), **Mini Post T2K (2016)**
 - Post FX10 (2018~)
 - Post K (2020~)
 - **FPGA-based Cluster**
 - **Simulators of Post-Moore Architectures**



HPCI戦略分野

Strategic Programs for Innovative Research

**予測する生命科学・医療
および創薬基盤**

予測医療と革新的創薬

臓器レベルでの疾患を再現する階層統合シミュレーションを実現し、予測医療に貢献。また、標的タンパク質に強く結合する薬の候補化合物の設計を行い、創薬プロセスを加速。

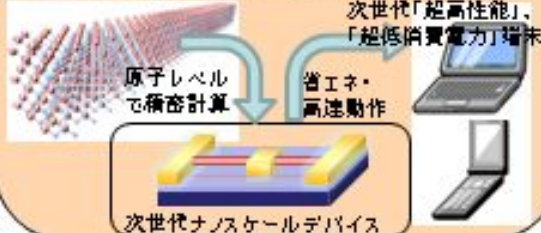
血栓成長による血管閉塞シミュレーション

薬候補のタンパク質への結合シミュレーション

新物質・エネルギー創成

世界に先駆けた次世代デバイスを提唱

ナノスケールデバイスをまるごとシミュレーションし、機能・材料特性予測を実現することで、次世代デバイスの設計手法を提唱。超高性能・超低消費電力端末等の実現に貢献する。



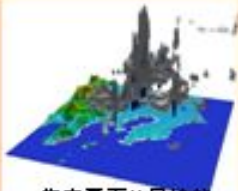
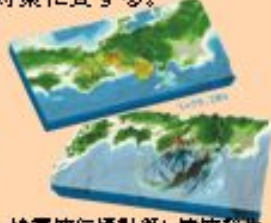
原子レベルで精密計算 省エネ・高速動作 次世代「超高性能」、
「超低消費電力」端末

次世代ナノスケールデバイス

**防災・減災に資する
地球変動予測**

集中豪雨や地震の予測

雲解像モデル、強震動モデル等を駆使して、集中豪雨の位置や地震の被害規模を高精度に予測し、防災・減災対策に資する。

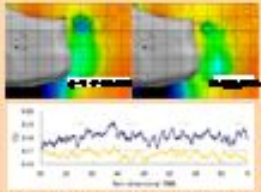

集中豪雨や局地的大雨の予測

地震波伝播計算と津波発生伝播の連成シミュレーション

次世代ものづくり

設計プロセスの革新

熱流動の物理メカニズム理解に基づいた高度な設計制御技術を確立することで、環境(CO₂・NO_x)と製品性能のバランスを目指した将来の製品競争力強化に資する革新的ものづくりを実現

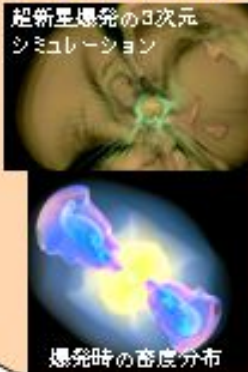



車体後部周りの超偏微分解析による最適形状の究明

非定常空力・振動連成解析による、低空気抵抗、低騒動車の開発

物質と宇宙の起源と構造

大質量星の超新星爆発の解明



超新星爆発の3次元シミュレーション

爆発時の密度分布

磁場増幅、ニュートリノ輻射輸送などを考慮した3次元シミュレーションを、次世代スパコンを用いることで世界に先駆けて実行し、大質量星が重力崩壊から超新星爆発に至る過程を解明する。

内部協力: Internal Cooperation

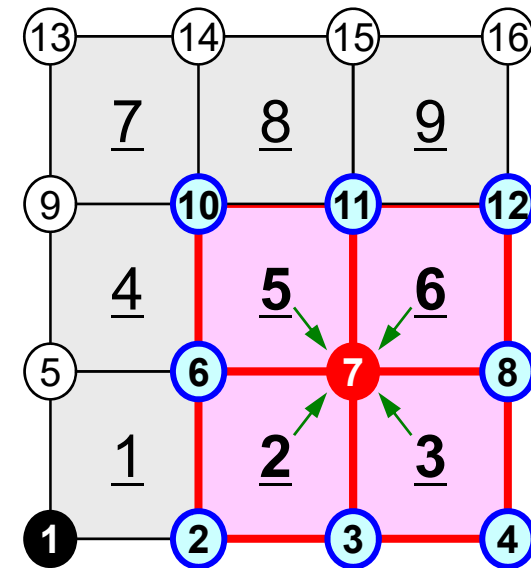
- Applications & Algorithms: Trinity (三位一体)
 - Libraries & Tools
 - Frameworks
 - Applications
- Cooperation with Architectures/Software Groups
 - Performance Modeling (天野, 工藤, 井上, 丸山, 松岡, 田浦)
 - FPGA (Programming Environment etc.) (丸山)
 - Programming Model (田浦)
 - Fault Resilience (松岡, 田浦)
 - Approximation Computing (井上)
 - Application-oriented Power Management (井上)
 - **Co-Design is much more important than before**

お題

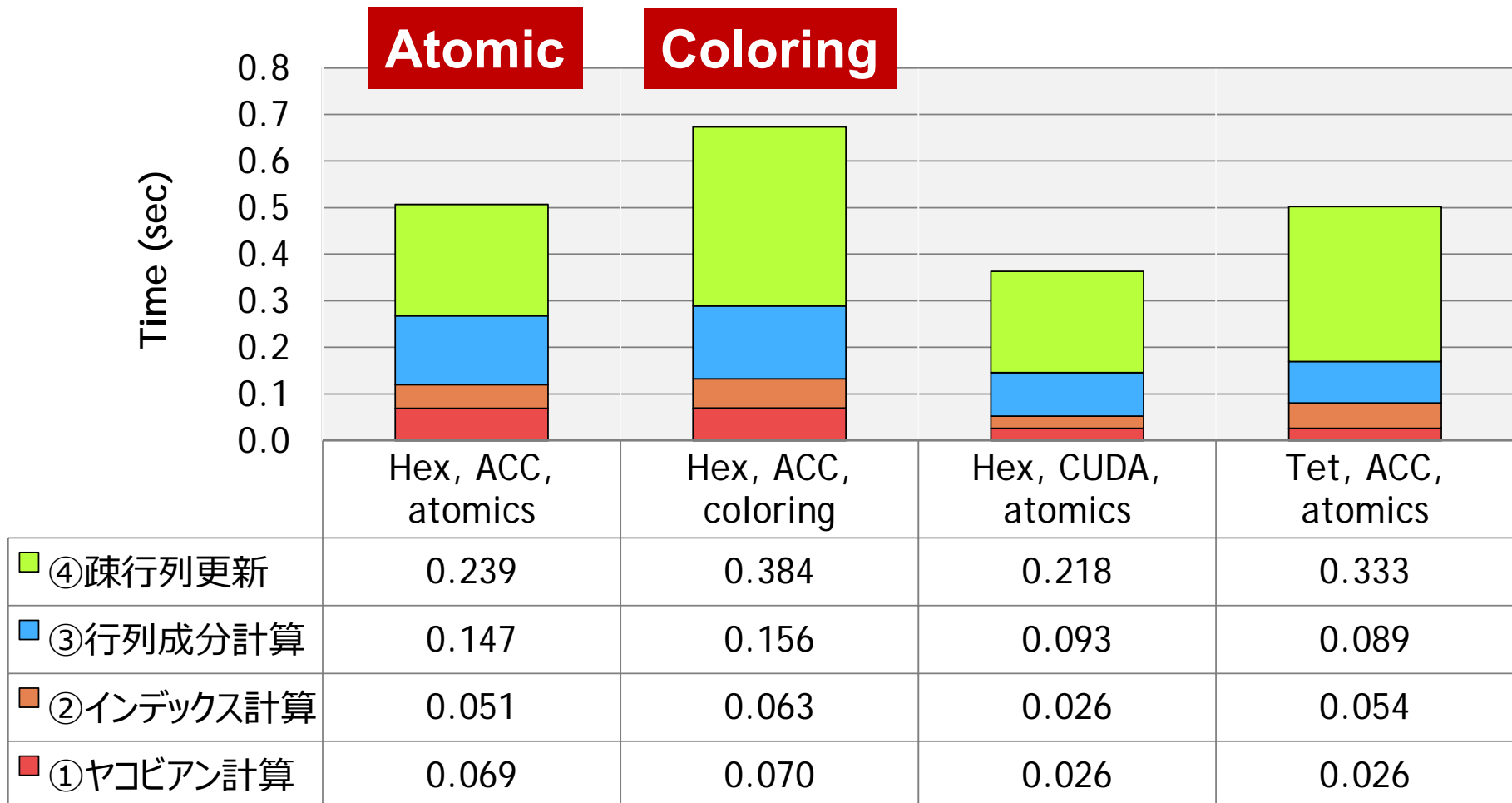
- カスタムハードウェア化が可能なプロセスは？
- Co-Designのポイント, 実例
- 有限要素法における係数行列生成部分
 - 中島研吾, 成瀬彰, 大島聡史, 埜敏博, 片桐孝洋, 田浦健次郎, 有限要素法係数行列生成プロセスのメニィコア環境における最適化, 情報処理学会研究報告(HPC-152-12)情報処理学会第152回HPC研究会(札幌, 2015.12.17)

FEMにおける行列生成

- 要素毎の積分方程式⇒要素マトリクス(密行列)
- 要素マトリクス重ね合わせ⇒全体マトリクス生成(疎行列)
- 積分・マトリクス生成: 要素単位
- マトリクス演算: 節点単位
 - ある節点には複数要素からの寄与があるため, 並列計算時にはデータ依存性を考慮する必要がある。
 - 要素の色分け(Multicoloring)
- 実験環境
 - Intel Xeon Phi
 - NVIDIA Tesla K40
 - Atomic演算ハードウェアサポート



計算時間: Atomicの方がオリジナル (coloring)より速い! on K40



[KN et al. HPC-152, 2015]

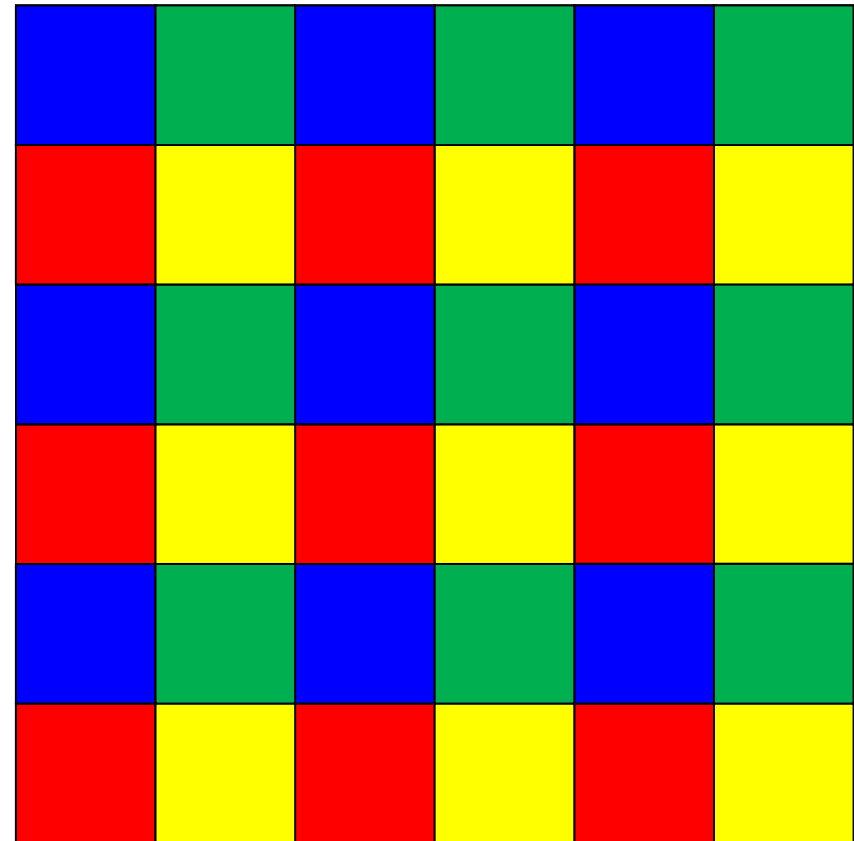
Coloring無し・Atomic操作の方が速い理由

Colored (4色)

同じ色の要素を同時処理

キャッシュが効かない: 同じ色の処理中には1節点に一回しか触らない: Atomicによるオーバーヘッドを上回る

昔のベクトル機では問題無かったのに...



Co-Designへ向けて

- GPU (K40)
 - Atomic演算がハードウェアサポートされるとは素晴らしい
 - 色分け (coloring) の必要が無くなり, しかも速い
 - Coloringは並列化困難なプロセス (研究はされている)
 - シリアル処理に時間がかかる: GPUの場合にはホストCPUで実行
- CPU, Xeon Phi
 - Coloringによって並列性が抽出できるが, スレッド当り性能は結果的に大幅に低下
 - メモリースループットを稼げない
 - 高いB/Fだと気にする必要ないかも⇒でも並列性が
 - そもそも色分け (coloring) に時間がかかる (上述)
- **Extraction of parallelism by coloring/reordering is very common for computations on manycore architectures**
 - **Co-Design (including programming env.) is very effective**